

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-57241

(P2002-57241A)

(43) 公開日 平成14年2月22日 (2002.2.22)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	ターマコード* (参考)
H 0 1 L 23/12	5 0 1	H 0 1 L 23/12	5 0 1 T
			5 0 1 B
			5 0 1 W
			W

審査請求 有 請求項の数32 O L (全 17 頁)

(21) 出願番号	特願2000-331153 (P2000-331153)
(22) 出願日	平成12年10月30日 (2000. 10. 30)
(31) 優先権主張番号	2 0 0 0 - 4 6 1 6 4
(32) 優先日	平成12年8月9日 (2000. 8. 9)
(33) 優先権主張国	韓国 (K R)

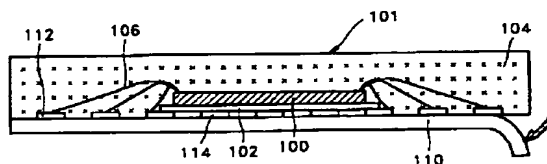
(71) 出願人	500502576 コスタット セミコンダクター カンパニ ー リミテッド 大韓民国, ソウル, マポグ, ヨンナムー ドン 570-48
(72) 発明者	ヒュンース, ガン 大韓民国, ソウル, カンナムグ, イルウ ォンドン 734, サンログス アパー ト 101-501
(74) 代理人	100080034 弁理士 原 謙三 (外3名)

(54) 【発明の名称】 移植性導電パターンを含む半導体パッケージ及びその製造方法

(57) 【要約】

【課題】 工程を単純化し、かつ原資材のコストを下げ  
て製造コストのダウンを図ることができ、半導体パッ  
ケージの電氣的、機械的、熱的な性能を改善できる移植性  
導電パターンを含む半導体パッケージ及びその製造方法  
を提供する。

【解決手段】 半導体パッケージ本体と、モールドイン  
グ工程までに半導体パッケージの基板の役目を行なっ  
ていたテープフィルムから外されて半導体パッケージ本体  
に取り付けられる特徴をもった移植性導電パターンを含  
む半導体パッケージ及びその製造方法が開示されてい  
る。前記基板の役目を行なっていたテープフィルムはモ  
ールドイング工程後に半導体パッケージ本体から取り外  
されて除去されるので、半導体パッケージ本体には基板  
が残らなくなる。



【特許請求の範囲】

【請求項 1】 内部に半導体チップを含み、リードフレームや基板を含まずに封合樹脂よりなる半導体パッケージ本体と、

前記半導体パッケージ本体の表面に取り付けられて外部に露出され、前記半導体チップのボンドパッドと電気的に接続される移植性導電パターンとを具備することを特徴とする移植性導電パターンを含む半導体パッケージ。

【請求項 2】 前記移植性導電パターンは、モールドイング工程までに基板の代りをしていたテープフィルムから取り外されて形成されたことを特徴とする請求項 1 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 3】 前記移植性導電パターンの厚さは数  $\mu\text{m}$  ～数  $\text{mm}$  範囲であり、その形は四角形あるいは円形であることを特徴とする請求項 1 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 4】 前記移植性導電パターンのうちグラウンド端子や放熱板の役目をする移植性導電パターンは互いに電気的に接続されていることを特徴とする請求項 1 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 5】 前記移植性導電パターンのうちパワー端子の役目をする移植性導電パターンは互いに電気的に接続されていることを特徴とする請求項 1 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 6】 前記半導体パッケージは、前記移植性導電パターンに取り付けられた外部連結端子をさらに具備することを特徴とする請求項 1 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 7】 前記外部連結端子はソルダコートあるいはソルダボールであることを特徴とする請求項 6 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 8】 前記半導体パッケージ本体は、BGAまたはQFNパッケージのうち何れか一方であることを特徴とする請求項 1 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 9】 前記移植性導電パターンと前記半導体チップのボンドパッドとの接続は、ワイヤを通じてなされることを特徴とする請求項 8 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 10】 前記半導体パッケージ本体と取り付けられる方向にある導電パターンの一面にはワイヤボンディングのための表面処理層が形成されたことを特徴とする請求項 8 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 11】 前記半導体チップの下面は、熱伝導性ダイ接着樹脂あるいは導電性ダイ接着樹脂により前記移植性導電パターンに取り付けられたことを特徴とする請求項 8 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 12】 前記半導体パッケージ本体は、フリップ

チップパッケージであることを特徴とする請求項 1 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 13】 前記半導体チップは、ボンドパッドにソルダバンパが形成されたことを特徴とする請求項 12 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 14】 前記移植性導電パターンは、ソルダバンパが接続される部分と外部連結端子が取り付けられる部分とが配線により互いに接続された形の拡張された移植性導電パターンであることを特徴とする請求項 12 に記載の移植性導電パターンを含む半導体パッケージ。

【請求項 15】 テープフィルム上に移植性導電パターンが形成された臨時基板に半導体チップを取り付ける工程と、

前記半導体チップの取り付けられた臨時基板をモールドイングする工程と、

前記モールドイング済みの結果物から前記臨時基板として使われていたテープフィルムを取り外す工程とを具備することを特徴とする移植性導電パターンを含む半導体パッケージの製造方法。

【請求項 16】 前記半導体チップを前記臨時基板に取り付ける工程は、熱伝導性ダイ接着樹脂あるいは導電性ダイ接着樹脂を用いて前記半導体チップの下面と前記臨時基板とを貼り合わせることを特徴とする請求項 15 に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項 17】 前記半導体チップを貼り合わせる工程を行なった後に、半導体チップのボンドパッドと前記移植性導電パターンとをワイヤによりボンディングする工程をさらに行うことを特徴とする請求項 16 に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項 18】 前記臨時基板をモールドイングする工程は、ディスペンサーを用いて液状のモールドイング物質をディスペンシング方式により封合するか、あるいは熱硬化性樹脂をモールド装備を用いてモールドイングしてなされることを特徴とする請求項 15 に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項 19】 前記臨時基板のテープフィルムは、実際に基板の役目をするテープ本体と、前記移植性導電パターンの取り外しがやさしい特性をもった接着層とからなることを特徴とする請求項 15 に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項 20】 前記移植性導電パターンの表面にはワイヤボンディングのための表面処理層が形成されたものを用いることを特徴とする請求項 17 に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項 21】 前記移植性導電パターンは、外部連結端子用移植性導電パターンと、放熱板用移植性導電パターンとを含むことを特徴とする請求項 16 に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項 22】 前記半導体チップを臨時基板に取り付け

る工程は、半導体チップのボンドパッドに溶ダバンプを形成し、前記溶ダバンプが前記移植性導電パターンと接続されるように前記半導体チップを取り付けることによりなされることを特徴とする請求項15に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項23】前記移植性導電パターンは、溶ダバンプが接続される部分と外部連結端子が取り付けられる部分とが配線により互いに接続された形の拡張された移植性導電パターンであることを特徴とする請求項22に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項24】前記臨時基板として使われていたテープフィルムを取り外す工程は、モールドイング工程が終わった後、あるいはシンギュレーション工程が終わった後になされることを特徴とする請求項15に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項25】テープフィルム上に移植性導電パターンが形成されている臨時基板に半導体チップの下面を取り付ける第1工程と、前記半導体チップのボンドパッドと前記移植性導電パターンとをワイヤにより接続させる第2工程と、前記ワイヤボンディング済みの結果物をモールドイングする第3工程と、前記モールドイング済みの半導体パッケージ本体から、半導体パッケージ本体には前記移植性導電パターンが残るようにしながら、前記臨時基板として使われていたテープフィルムを取り外す第4工程と、前記半導体パッケージ本体に取り付けられた移植性導電パターンに外部連結端子を形成する第5工程と、前記外部連結端子の形成された半導体パッケージをバラバラにする第6工程とを具備することを特徴とする移植性導電パターンを含む半導体パッケージの製造方法。

【請求項26】前記移植性導電パターンは、外部連結端子用移植性導電パターンと放熱板用移植性導電パターンとを含むことを特徴とする請求項25に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項27】前記外部連結端子を形成する工程は、前記外部連結端子用移植性導電パターンに溶ダボールあるいは溶ダコートを形成する工程であることを特徴とする請求項25に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項28】テープフィルム上に移植性導電パターンが形成されている臨時基板に半導体チップの下面を取り付ける第1工程と、前記半導体チップのボンドパッドと前記移植性導電パターンとをワイヤにより接続させる第2工程と、前記ワイヤボンディング済みの結果物をモールドイングする第3工程と、前記モールドイング済みの半導体パッケージ本体をバラバラにする第4工程と、

前記バラバラになった半導体パッケージ本体から、前記半導体パッケージ本体には移植性導電パターンが残るようにしながら前記臨時基板として使われていたテープフィルムを取り外す第5工程とを具備することを特徴とする移植性導電パターンを含む半導体パッケージの製造方法。

【請求項29】前記移植性導電パターンは、外部連結端子用移植性導電パターンと放熱板用移植性導電パターンとを含むことを特徴とする請求項28に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項30】テープフィルム上に移植性導電パターンが形成されている臨時基板に半導体チップのボンドパッドが前記移植性導電パターンと直接的に接続されるように前記半導体チップを取り付ける第1工程と、前記半導体チップの取り付けられた臨時基板をモールドイングする第2工程と、前記モールドイング済みの半導体パッケージ本体から、前記半導体パッケージ本体には前記移植性導電パターンが残るようにしながら、前記臨時基板として使われていたテープフィルムを取り外す第3工程と、前記半導体パッケージ本体に取り付けられた移植性導電パターンに外部連結端子を形成する第4工程と、前記外部連結端子の形成された半導体パッケージ本体をバラバラにする第5工程とを具備することを特徴とする移植性導電パターンを含む半導体パッケージの製造方法。

【請求項31】前記半導体チップは、ボンドパッドに凸状の溶ダバンプが形成されていることを特徴とする請求項30に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【請求項32】前記移植性導電パターンは、溶ダバンプが接続される部分と外部連結端子が取り付けられる部分とが配線により互いに接続された形の拡張された移植性導電パターンであることを特徴とする請求項30に記載の移植性導電パターンを含む半導体パッケージの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体パッケージ及びその製造方法に係り、より詳細には、半導体パッケージにリードを含まないか、あるいはリードに代えて溶ダボールを用いるチップスケールパッケージ（Chip Scale Package、以下、CSP）及びその製造方法に関する。

【0002】

【従来の技術】近年、パソコン、セルラーフォン、ビデオ付きカメラ（カムコーダ）などの電子製品群は、製品のサイズはコンパクト化に向けられる一方、内部で行われる処理容量は大容量化に向けられている。これにより、半導体パッケージにおいても、コンパクトでありな

がら大容量であり、速い処理速度にも適した形の半導体パッケージが切望される。この理由から、半導体パッケージの開発方向は、従来のDIP (Dual In-Line Package) などの挿入実装型から、表面実装型であるTSOP (Thin Small Outline Package)、TQFP (Thin Quad Flat Package)、BGA (Ball Grid Array) へと急速に変わりつつある。

【0003】この表面実装型パッケージのうち、BGAは、最近発表されているCSPの中でも、半導体パッケージの大幅なコンパクト化及び軽量化を果たせるといつて注目されている。

【0004】図1ないし図3は、従来の技術による固形の基板を用いるBGAパッケージの構造を説明するために示す図である。図1は、従来の技術による固形の基板を用いるBGAパッケージの断面図であり、図2は、部分切取した平面図であり、図3は下面図である。

【0005】図1ないし図3を参照すれば、一般的なBGAパッケージは、固形の基板10を従来のリードフレームの代りに使用して半導体パッケージを組立てる。すなわち、固形の基板10上にダイ接着樹脂5により半導体チップ6を接着し、金線4を使って固形の基板10内に形成されたボンドフィンガー2と半導体チップ6のボンドパッドとを連結し、封合樹脂7であるエポキシモールドコンパウンド(EMC)によりワイヤボンディングの行われた固形の基板10と半導体チップ6をモールドイングする。その後、固形の基板10内に形成された貫通ホール9を通じて固形の基板10の上部から下部に連結された回路パターンであるソルダボールパッドに外部連結端子であるソルダボール13を取り付ける。

【0006】図中、参照符号1は固形の基板10の全面に形成されたソルダマスクを示し、3は導電パターンを示し、11は背面ソルダマスクを示し、12は絶縁性基板を示す。また、図3の参照符号6'は、半導体チップ6が接着される位置を示す。

【0007】しかし、このような固形の基板10を使って製造するBGAパッケージは、外部連結端子を取り付けるために貫通ホール9と前/背面導電パターン3を形成しなければならない。このため、半導体パッケージの内部で中間連結端子を大いに構成するため、半導体チップのボンドパッドから外部連結端子との間に配線長さが大きくなり、半導体パッケージの電気的導電特性が悪くなる。

【0008】また、固形の基板10の前/背面で導電パターン3の絶縁及び保護のためにソルダマスク1、11を使用することになるが、このようなソルダマスクは半導体パッケージの組立てが終わった状態で剥がれる問題が引き起こされ、半導体パッケージの信頼性を低下させる。

【0009】そして、固形の基板10には必ず絶縁性基板12が含まれるが、このような絶縁性基板12は半導体パッケージの組立てが終わった後にも半導体パッケージの内部に残存してしまう。したがって、絶縁性基板12が半導体パッケージの内部で占める厚さによってBGAパッケージの厚さを減らすのに限界がある。

【0010】その他にも、半導体パッケージの内部に固形の基板10と共に他の多くの部品が組み込まれる。このような多くの部品間の熱膨張係数の差によって発生する不良は、半導体パッケージの信頼性を落とす要因となる。

【0011】図4ないし図6は、従来の技術によってテープフィルムに導電パターンが形成された基板を使用するBGAパッケージの構造を説明するために示す図である。図4は、従来の技術によりテープフィルムに導電パターンが形成された基板を使用するBGAパッケージの断面図であり、図5は、部分切取した平面図であり、図6は、下面図である。

【0012】図4ないし図6を参照すれば、既存の固形の基板に代えて使用する導電パターンが形成されたテープフィルム23は、ポリイミド樹脂よりなる絶縁性基板にパンチングあるいはエッチングを行なって穴をあけて導電パターンを形成して半導体パッケージの組立工程でリードフレームに代えて使用する。

【0013】したがって、テープフィルム23には導電パターンの絶縁及び保護のための前面ソルダマスク21及び背面ソルダマスク28が形成されており、このような前/背面ソルダマスク21、28を含むテープフィルム23は半導体パッケージの組立てが終わった後にも半導体パッケージの一部として残っている。

【0014】図中、参照符号22はボンドフィンガーを、24は金線を、25はダイ接着樹脂を、26は半導体チップを、27は封合樹脂を、29はソルダボールパッドを、30はソルダボールを各々示し、図6の参照符号26'は半導体チップ26の接着される位置を示す。

【0015】しかし、このような導電パターンが形成されたテープフィルム23を使って組立てるBGAパッケージは、ソルダボールパッド29とボンドフィンガー22とを連結する穴をあけるためにパンチングや、エッチングなどの追加工程が必要になる。そして、テープフィルム23が半導体パッケージの組立てが終わった後にも、半導体パッケージの内部に残っているため、半導体パッケージの厚さを減らす障害要因となり、半導体パッケージの内部にテープフィルムと共に含まれる他の部品との熱膨張係数の差によって発生する各種の工程不良の問題が半導体パッケージの信頼性を低下させる。

【0016】図7ないし図9は、従来の技術によるQFN (Quad Flat No-lead) パッケージの構造を説明するために示す図である。図7は、従来の技術によるQFNパッケージの断面図であり、図8は、

部分切取した平面図であり、図9は、下面図である。

【0017】図7ないし図9を参照すれば、放熱板の役目をするチップパッド50と内部リード41のみを含むリードフレーム49に半導体チップ44をダイ接着樹脂43により接着し、金線42によりワイヤボンディングを行なう。その後、封合樹脂45であるエポキシモールドコンパウンド（EMC）により前記リードフレーム49と、半導体チップ44をモールドイングする。

【0018】図中、参照符号51はグラウンドボンディングがなされる領域を示し、52は一般的な入出力端子のボンディングがなされる領域を示す。また、参照符号53は半導体パッケージの入出力端子用内部リードを示し、54はグラウンド端子用内部リードを示す。

【0019】しかし、このようなQFNパッケージは、銅あるいは銅合金のリードフレーム49を使用しなければならず、このようなリードフレーム49は半導体パッケージの組立てが終わった後にも半導体パッケージの一部として内部に残存するため、半導体パッケージの厚さを減らすのに障害要因となる。そして、ストリップ状態の半導体パッケージを組立てた後、バラバラにするシミュレーション工程において、リードフレーム49を含む半導体パッケージを切断する工程は極めて難しく、多くの工程不良を招く。その他にも、入出力端子のための内部リード53が多い場合、これを半導体パッケージの内部に配置する設計過程で空間上の制約がある。

【0020】

【発明が解決しようとする課題】本発明の目的は、半導体パッケージの工程を単純化し、原資材の値段を引下げて製造コストをダウンさせることができ、半導体パッケージの電氣的、熱的、機械的な性能を改善できる移植性導電パターンを含む半導体パッケージを提供することである。

【0021】本発明の他の目的は、前記移植性導電パターンを含む半導体パッケージの製造方法を提供することである。

【0022】

【課題を解決するための手段】前記目的を達成するために、本発明からは、内部に半導体チップを含み、リードフレームや基板を含まずに封合樹脂よりなる半導体パッケージ本体と、前記半導体パッケージ本体の表面に取り付けられて外部に露出され、前記半導体チップのボンパッドと電氣的に接続される移植性導電パターンとを具備することを特徴とする移植性導電パターンを含む半導体パッケージが提供される。

【0023】本発明の好ましい実施例によれば、前記移植性導電パターンは、モールドイング工程までに基板の代りをしていたテープフィルムから取り外されて形成されたものであって、その厚さは数 $\mu$ m～数mm範囲であり、その形は四角形あるいは円形である。

【0024】好ましくは、前記半導体パッケージ本体

は、BGAまたはQFNパッケージのうち何れか一方であり、半導体チップと移植性導電パターンとの連結がワイヤによりなされる場合には、前記半導体チップの下面は熱伝導性あるいは導電性ダイ接着樹脂により移植性導電パターンと貼り合わせられ、前記半導体パッケージ本体と取り付けられる方向にある導電パターンの一面はワイヤボンディングのための表面処理層が形成されたことが好ましい。

【0025】さらに、半導体パッケージ本体がBGAあるいはフリップチップである場合には、前記半導体パッケージ本体に取り付けられる反対面に外部連結端子がさらに形成されることが好ましく、このような外部連結端子は溶ダコートや溶ダボールを使って形成できる。

【0026】そして、半導体パッケージ本体がフリップチップである場合には、半導体チップのボンパッドと導電パターンを直接的に連結するための溶ダバンプが前記ボンパッド上に形成されたことが好ましい。さらに、半導体パッケージ本体がフリップチップパッケージである場合には、移植性導電パターンは溶ダバンプが連結される部分と外部連結端子が取り付けられる部分とが配線により互いに連結された形の拡張された移植性導電パターンを使用することもできる。

【0027】前記移植性導電パターンは、入出力端子用移植性導電パターン、グラウンド用移植性導電パターン、放熱板用移植性導電パターン及び／またはパワー端子用移植性導電パターンよりなり、グラウンド用移植性導電パターン及び放熱板用移植性導電パターンは互いに連結でき、パワー端子用移植性導電パターンはパワー端子用移植性導電パターン同士に互いに電氣的に連結された形を有することができる。

【0028】前記他の目的を達成するために、本発明による移植性導電パターンを含む半導体パッケージの製造方法は、テープフィルム上に移植性導電パターンが形成された臨時基板に半導体チップを取り付け、半導体チップのボンパッドと移植性導電パターンとを連結する。次に、前記臨時基板と半導体チップとを封合樹脂によりモールドイングし、前記モールドイングされた結果物から前記臨時基板として使われていたテープフィルムを取り外しながら、前記移植性導電パターンはモールドイングの行われた半導体パッケージ本体にそのまま残す。

【0029】前記移植性導電パターンを含む半導体パッケージの製造方法は、半導体パッケージの形態別に変形可能である。

【0030】本発明の好ましい実施例によれば、前記テープフィルムは実質的にモールドイング工程までに基板の役目を行なうテープ本体と、移植性導電パターンを取り外し易い特性を有した接着層とよりなることが好ましい。

【0031】さらに、前記移植性導電パターンの一面にはワイヤボンディングのための表面処理層が形成された

ものを用いることが好ましく、前記移植性導電パターンは、外部連結端子用移植性導電パターンと、放熱時移植性導電パターンとよりなることが好ましい。

【0032】好ましくは、前記モールドイング工程は、ディスペンサーを使って液状のモールドイング物質をディスペンシング方式により封合するか、あるいは熱硬化性封合樹脂をモールド装備を使ってモールドイングできる。

【0033】前記移植性導電パターンのうち、グラウンド端子用移植性導電パターン及び放熱板用移植性導電パターンとは互いに電気的に連結された形態であり、パワー端子用移植性導電パターン同士は互いに電気的に連結された形態であることが好ましい。

【0034】さらに、本発明の好ましい実施例によれば、前記臨時基板として使用されたいたテープフィルムを取り外す工程は、モールドイング工程が終わった後に、あるいはシンギュレーション工程が終わった後に行われることが好ましい。

【0035】本発明によれば、貫通ホール形成されたテープフィルムあるいは固形の基板またはリードフレームなどの高い原資材を使用しなくても半導体パッケージを組立てることができ、工程を単純化させて半導体パッケージの製造工程のコストダウンを図ることができる。

【0036】さらに、放熱板用移植性導電パターンを半導体チップに直接的に取り付けて外部に露出させることで半導体パッケージの熱的な性能を改善でき、半導体チップのボンドパッドから外部連結端子までの電気的な配線経路を短くして半導体パッケージの電気的な特性を改善でき、半導体パッケージの内部で基板やリードフレーム及びソルダマスクを除去することにより熱膨張係数の差により発生する不良及び剥離による信頼性の低下の問題を抑止し、半導体パッケージの厚さを薄くできるので、半導体パッケージの機械的な特性を改善できる。

【0037】

【発明の実施の形態】以下、添付された図面に基づき、本発明の望ましい実施例について詳細に説明する。

【0038】この明細書で言う半導体パッケージ本体は最も広い意味で使用されており、後述する実施例に示された特定の半導体パッケージのみを限定するものではない。すなわち、移植性導電パターンを使って半導体パッケージの組立てが可能ならば、いかなる形態の半導体パッケージにも変形して適用できる。本発明はその精神及び必須の特徴を離脱しなくて他の方式で実施できる。例えば、望ましい実施例においては移植性導電パターンの形態が四角形あるいは円形であるが、これはワイヤボンディング及び外部連結端子の取り付けが可能な他の形態に変形できる。また、半導体チップの接着、ワイヤボンディング及びモールドイング方法は下記の実施例に示された方法のほかにも、他の方法に置換できる。したがって、下記の望ましい実施例に記載した内容は例示的なも

のに過ぎず、本発明を限定する意味ではない。図10及び図11は、本発明による移植性導電パターンを含む半導体パッケージの概念的な構造及び製造方法を説明するために示す断面図である。

【0039】図10を参照すれば、本発明による移植性導電パターンを含む半導体パッケージの構成は、半導体パッケージ本体101と、前記半導体パッケージ本体101の表面に取り付けられて外部に露出され、前記半導体パッケージ本体101の内部にある半導体チップ100のボンドパッドと電気的に連結される移植性導電パターン112とよりなる。

【0040】前記半導体パッケージ本体101は、半導体パッケージの種類によって内部で各種の形態に変形でき、基本的には半導体チップ100を含み、前記半導体チップ100にあるボンドパッドが移植性導電パターン112と連結できる構造である。前記移植性導電パターン112は一般的な入出力用外部連結端子の機能を行なうこともでき、グラウンド端子の役目を行なうこともでき、パワー端子の役目を行なうこともでき、放熱板の役目を行なうこともできる。

【0041】また、前記半導体チップ100のボンドパッドと移植性導電パターン112との連結が金線106によりなされる場合には、半導体チップ100の下面がグラウンド用移植性導電パターンあるいは放熱板用移植性導電パターン114と熱伝導性あるいは導電性ダイ接着樹脂102を通じて取り付けられる。そして、半導体パッケージ本体101に取り付けられる方向の移植性導電パターン112の一面には、ワイヤボンディングのための表面処理層（図14の142）を形成することが好ましい。このような表面処理層は金、銀、パラジウムのうちいずれか一つの物質から形成するか、あるいは金、銀、パラジウムを含む混合物質を使って形成することが好ましい。もし、前記ワイヤボンディングが表面処理層を形成せずにも行なえるならば、前記表面処理層は形成しなくても良い。

【0042】ここで、本発明の最も重要な特徴の一つは、前記移植性導電パターン112またはグラウンド用移植性導電パターンあるいは放熱板用移植性導電パターン114がテープフィルム110から外されて半導体パッケージ本体101の表面に形成されることである。これにより、半導体パッケージの内部の構成を簡単にでき、半導体パッケージの内部に固形の基板やテープフィルム型の基板、あるいはリードフレームなどが含まれなくても良い画期的な効果が発生する。

【0043】図11は、前記移植性導電パターン112のうちグラウンド用移植性導電パターン及び放熱板用移植性導電パターン114を一体型に形成して変形された放熱板用移植性導電パターン114'を形成した場合である。前記図11を参照して本発明による移植性導電パターンを含む半導体パッケージの製造方法について説明

する。

【0044】まず、テープフィルム110上に移植性導電パターン112が形成された臨時基板に半導体チップ100を取り付ける。このとき、半導体パッケージの形態に応じて前記半導体チップ100を取り付ける工程は異なってくる。

【0045】例えば、フリップチップパッケージである場合には、半導体チップ100のボンドパッドに溶ダバンプを形成して移植性導電パターン112及び溶ダバンプを直接的に貼り合わせるにより、半導体チップ100を臨時基板に取り付ける。その一方、BGAやQFNパッケージである場合には、熱伝導性あるいは導電性ダイ接着樹脂102により半導体チップ100の下面を変形された放熱板用移植性導電パターン114'上に取り付け、金線106を使って半導体チップ100のボンドパッドと表面処理層の形成された移植性導電パターン112とを連結するワイヤボンディング工程をさらに施す。次に、半導体チップ100の取り付けられた臨時基板を封合樹脂104であるエポキシモールドコンパウンドを使ってモルディングする。前記モルディング工程は、ディスペンサーを使って液状の封合樹脂104をディスペンシング方式により封合した後に、硬化させたり、熱硬化性封合樹脂104により一般的なモールド装置を使って行われうる。結局、半導体チップ100を取り付ける工程及びモルディングを行なって半導体パッケージ本体101を製造する工程は、半導体パッケージの形態に応じて、かつ、使用する原資材の材質に応じて多くの変形が可能である。

【0046】次に、前記モルディング済みの結果物から臨時基板として使われていたテープフィルム110を取り外して除去する。前記テープフィルム110を取り外す工程はモルディングが終わった直後に行なうこともでき、後続工程であるシンギュレーション工程を終えた後に取り外すこともできる。

【0047】図12及び図13は、本発明に用いられる移植性導電パターンが形成されたテープフィルムの構造を説明するために示す平面図である。図12及び図13を参照すれば、図12は、前記図10に用いられるテープフィルムの形状を示し、図13は、前記図11に用いられるテープフィルムの形状を示す。前記移植性導電パターン112において、112Aは円形の形態をもって入出力端子の機能を行なう外部連結端子用移植性導電パターンを示し、112Bは四角形の形態をもって入出力端子の機能を行なう外部連結端子用移植性導電パターンを示し、114は放熱板として用いられる移植性導電パターンとグラウンドとして用いられる移植性導電パターンとが互いに連結されない形態の放熱板用移植性導電パターンを示し、114'はグラウンドとして用いられる移植性導電パターンと放熱板として用いられる移植性導電パターンとが互いに電氣的に連結された形態の変形さ

れた放熱板用移植性導電パターンを示す。そして、参照符号126は半導体チップが取り付けられる位置を示す。

【0048】前記移植性導電パターン112A、112B、114、114'は銅あるいは銅合金を材質とし、その形態は円形あるいは四角形であるが、ワイヤボンディング及び外部連結端子の取り付けができる構造ならばいかなる形態でも可能である。また、前記移植性導電パターン112A、112B、114、114'は厚さが数 $\mu$ m～数mmの範囲で使用者の必要によって変化できる。

【0049】そして、図12及び図13には、一つの半導体パッケージのための移植性導電パターンが形成されたテープフィルムを示してあるが、実際に、半導体パッケージ組立て工程では、図12及び図13のような形態のテープフィルムが横及び／または縦方向に多数枚形成されたストリップ形態のテープフィルムを半導体パッケージの生産者が使用する組立装置の都合に合わせて使用することになる。

【0050】前記移植性導電パターン112A、112B、114、114'を含むテープフィルム110の製造方法は、テープフィルム110上で、前記移植性導電パターン112A、112B、114、114'をフォトリソグラフィ方式により形成するか、スクリーンプリンティングする方式により形成するか、個々の導電パターンを積み入れてこれを接合する方式により形成するか、蒸着あるいは電気メッキする方式により形成することが可能である。

【0051】図14は、本発明に用いられる移植性導電パターンが形成されたテープフィルムの構造を説明するために示す断面図である。図14を参照すれば、本発明に用いられる移植性導電パターンが形成されたテープフィルムの構造は、移植性導電パターン112と、テープフィルム110とよりなる。前記移植性導電パターン112は、導電パターン本体140の表面にワイヤボンディングのための表面処理層142が形成されている。また、テープフィルム110は、テープ本体130と、その上部に形成され、移植性導電パターン112を取り外し易い特性をもった接着層132とから構成される。

【0052】ここで、前記接着層132は、本発明による半導体パッケージの構造及び製造方法を可能ならしめる重要な手段である。既存の固形の基板あるいはパンチング及びエッチングされた貫通ホールを有するテープフィルムでは、導電パターンと絶縁性基板とをフェノールやポリイミド系のエポキシを使って容易に落ちないように堅くラミネートさせていた。なぜなら、基板と導電パターンとの間の剥離現象は半導体パッケージの製造工程に当たって致命的な欠陥になるからである。

【0053】しかし、本発明によるテープフィルム110に用いられる接着層132は、既存の基板に使われて

いた接着層とは相反する概念の接着物質である。すなわち、モールドイング工程が終わった後に半導体パッケージ本体から取り外し易くしなければならないため、フェノールやポリイミド系のエポキシを使わずに、シリコン系の接着物質により接着層 132 を形成する。したがって、モールドイング工程が終わった後、移植性導電パターン 112 の上面がワイヤボンディングされた力とモールドイングされた接着力により半導体パッケージ本体に取り付けられると、移植性導電パターン 112 はそのまま残して、テープフィルム 110 のみを図 10 及び図 11 に示されたように、半導体パッケージ本体から取り外して除去できる。

【0054】また前記テープフィルム 110 にあるテープ本体 130 は、半導体パッケージの組立て工程でダイ接着、ワイヤボンディング、モールドイング工程で発生する熱、圧力、化学物質に耐性を有しうる物質であれば、いかなるものでも可能である。すなわち、紙、ポリイミドなどのポリマー、金属よりなる一群より選ばれた何れか一つの物質、または前記紙、ポリマー及び金属を含む混合物質でありうる。

【0055】前述したように、本発明に用いられる移植性導電パターンが形成されたテープフィルムは、その構造が簡単であり、既存の固形の基板あるいはパンチング及びエッチングにより貫通ホールが形成された基板のように、巧みでなくとも良いため、安価で製作可能である。したがって、既存の半導体パッケージ組立て工程で固形の基板や、リードフレームが製造コストのうち多くの比重を占めていたが、本発明によれば、これを大幅に減らすことができる。

【0056】図 15 は、本発明に用いられる移植性導電パターンが形成されたテープフィルムで移植性導電パターンの変形された形状を説明するために示す平面図である。

【0057】図 15 を参照すれば、移植性導電パターン 112A のうちパワー端子の役目を行なう移植性導電パターンは多数個を一つに連結してパワー端子同士に連結された移植性導電パターン 113 を形成することにより、半導体パッケージでパワー端子の安定化を図ることができる。この実施例では、4 つの端子を一つに束ねて、これを例示的に示したが、これは各種の形状に変形可能なのは言うまでもない。

【0058】

【実施例】【実施例 1】

BGA パッケージ

図 16 ないし図 22 は、本発明の実施例 1 による半導体パッケージの構造及び製造方法を説明するために示す図である。

【0059】図 16 を参照すれば、本発明の実施例 1 による半導体パッケージの構成は、半導体チップ 100 と、前記半導体チップ 100 の下面を接着するための熱

伝導性あるいは導電性ダイ接着樹脂 102、金線 106 及び封合樹脂 104 であるエポキシモールドコンパウンドを含む半導体パッケージ本体 101 と、放熱板用移植性導電パターン 114 を含む移植性導電パターン 112 とよりなる。

【0060】前記金線 106 は、半導体チップ 100 のボンドパッドと移植性導電パターン 112 との間を互いに連結させ、前記熱伝導性あるいは導電性ダイ接着樹脂 102 は半導体チップ 100 と放熱板用移植性導電パターン 114 とを直接的に接着させる。

【0061】図 17 を参照すれば、移植性導電パターンのうち熱放出力用導電パターンの形状が一つに連結された放熱板用移植性導電パターン 114' に変形され、残りの部分は図 16 と同一の形態であるため、重複を避けて説明を省略する。したがって、変形された放熱板用移植性導電パターン 114' は半導体チップ 100 で熱を大いに発生する場合、これを効率良く外部に放出できる構造となっている。また、変形された放熱板用移植性導電パターン 114' はその厚さを場合によって調節して使用できる。

【0062】図 18 及び図 19 を参照すれば、本発明による半導体パッケージは、前記放熱板用移植性導電パターン 114 と、前記移植性導電パターン 112 に連結される外部連結端子とをさらに含むことができる。このような外部連結端子は、図 18 に示されたように、ソルダコート 116 から形成することもでき、図 19 のようにソルダボール 118 を取り付け形成することもできる。

【0063】図 20 は、本発明の実施例 1 による移植性導電パターンを含む半導体パッケージの製造方法を説明するために示す工程手順図である。図 20 を参照すれば、前述した本発明による移植性導電パターンが形成されたテープフィルム（図 13 の 110）に半導体チップを取り付ける。前記半導体チップを取り付けるためのダイ接着樹脂としては、熱伝導性あるいは導電性ダイ接着樹脂を使用することが好ましい。このとき、半導体チップの取り付けられる位置は、変形された放熱板用移植性導電パターン（図 13 の 114'）がある位置が好ましい。次に、キュアリング工程を行い、ダイ接着樹脂中に含まれた揮発性物質を除去しながらダイ接着樹脂を硬化させる。

【0064】続いて、前記半導体チップのボンドパッドと移植性導電パターンとを互いに電気的に連結させるワイヤボンディング工程を行なう。このとき、移植性導電パターンの表面にはワイヤボンディングのための表面処理層が形成されていることが好ましい。

【0065】前記ワイヤボンディング済みの結果物をモールド装備で封合樹脂を使ってモールドイングする。前記モールド装備にあるモールドは平板型を使用することによって、既存に用いられるキャビティが多数個あるも



のよりも単純な形態にモールドを製作することが好ましい。したがって、モールド装置に所要されるコストを削減することができる。

【0066】次に、前記モルディング済みの半導体パッケージ本体からテープフィルムを取り外して除去する。このとき、移植性導電パターンはモルディング時の接着力、ダイ接着樹脂による接着力及びワイヤボンディングされた接着力により外れることなく、半導体パッケージ本体にくっ付いていることになる。前記テープフィルムの除去が終わった結果物にレーザーを用いたマーキング及び下部の露出された移植性導電パターンに外部連結端子であるソルダボールを取り付ける。その後、ストリップ状態に加工された半導体パッケージをバラバラにするシンギュレーション工程を行なう。

【0067】図21及び図22は、前述した製造工程を通じて完成された本発明による移植性導電パターンを含む半導体パッケージを部分切取した平面図である。図21は、放熱板用移植性導電パターンが連結されない形態（図16）であり、図22は、放熱板用移植性導電パターンが一つに連結された放熱板用移植性導電パターン114'を有する形態（図17）である。図中、参照符号104は封合樹脂を、106は金線を各々示す。

【0068】【実施例2】

QFNパッケージ

図23ないし図28は、本発明の実施例2による半導体パッケージの構造及び製造方法を説明するために示す図である。

【0069】図23ないし図25を参照すれば、本発明では、従来に使っていたリードフレームに代えて、前述した移植性導電パターンを含むテープフィルムを使用するため、QFN形態の半導体パッケージの構造は前述した実施例1と大差ないため、その説明を省略する。理解を助けるために、参照符号を前述した実施例1の下2桁と対応するように構成した。

【0070】図26は、本発明の実施例2による移植性導電パターンを含む半導体パッケージの製造方法を説明するために示す工程手順図である。

【0071】図26を参照すれば、前述した実施例1の方法と同様にして、ダイ接着及びワイヤボンディング工程を行なう。次に、ダイ接着樹脂に含まれた揮発性成分をキュアリングを通じて除去しながらダイ接着樹脂を硬化させる。続いて、通常の方法によりモルディング、マーキング及びシンギュレーション工程を順次行なう。最後に、テープフィルムをシンギュレーション工程の終わった半導体パッケージ本体から取り外す。前述した実施例1との違いは、テープフィルムを取り外す工程をモルディングが終わった直後に行なわず、シンギュレーションまで終わった後に行なうことである。

【0072】本実施例によれば、従来にリードフレームを使用する時と比較して、半導体パッケージの内部にリ

ードフレームなどの物質が含まれないため、シンギュレーション工程で個々の半導体パッケージを容易に切ることができ、入出力端子が多い場合であっても、半導体パッケージの内部で容易にその位置を設計できる。図27は、放熱板用移植性導電パターンが連結されない場合（図23）であり、図28は、放熱時用移植性導電パターンが一つに連結された場合（図24）の部分切取した平面図である。図中、参照符号204は封合樹脂を、206は金線を各々示す。

【0073】【実施例3】

フリップチップパッケージ

図29ないし図34は、本発明の実施例3による半導体パッケージの構造及び製造方法を説明するために示す図である。

【0074】図29は、本発明の実施例3による移植性導電パターンを含む半導体パッケージの構造を説明するための断面図である。詳細に説明すれば、本発明の実施例3による半導体パッケージの構造は、半導体パッケージ本体301と、移植性導電パターン312とからなるが、半導体パッケージ本体301の内部形状が前述した実施例1及び実施例2とは違う。すなわち、金線やダイ接着樹脂は含まず、半導体チップ300のボンダパッド上に突出された形態のソルダパンパ308を形成して移植性導電パターン312と直接的に連結した形態である。

【0075】図30及び図31を参照すれば、本発明の実施例3による半導体パッケージは、前記移植性導電パターン312に連結された外部連結端子をさらに含むことができる。このような外部連結端子は、ソルダコート（図30の316）またはソルダボール（図31の318）を使って形成できる。

【0076】図32は、拡張された移植性導電パターンの形態を説明するために示す移植性導電パターンを含むテープフィルムの平面図である。図32を参照すれば、本発明の実施例3による半導体パッケージは、半導体チップに形成されたボンダパッド間の間隔が狭い場合に拡張された移植性導電パターン312'を使用できる。前記拡張された移植性導電パターン312'は、ソルダパンパが連結される部分312Bと外部連結端子が連結される部分312Aとが配線により連結される形態である。したがって、移植性導電パターン312'をソルダパンパが連結される部分から外部連結端子が連結される部分まで拡張可能になる。図中、参照符号110はテープフィルムを示す。

【0077】図33は、本発明の実施例3による移植性導電パターンを含む半導体パッケージの製造方法を説明するための工程手順図であり、図34は、半導体チップが導電パターンがあるテープフィルムに接着されることを示すための断面図である。

【0078】図33及び図34を参照すれば、半導体チ

チップ300でボンドパッド上に突出型のソルダパンプ308を形成し、半導体チップ300の方向を前述した実施例1及び実施例2とは反対にして移植性導電パターン112が形成されたテープフィルム110に接着させる。次に、封合樹脂であるエポキシモールドコンパウンドによりモールドングを行ない、臨時基板として使われていたテープフィルム110を取り外す。その後、マーキング及び外部連結端子のソルダボール取り付け工程及びシンギュレーション工程を通常の方法により行なって半導体パッケージを製造する。

#### 【0079】

【発明の効果】したがって、前述した本発明によれば、第一に、半導体パッケージの組立てコストを下げることができる。すなわち、高価の基板やリードフレームを使用しないため、半導体パッケージの組立て工程に所要されるコストを減らすことができる。そして現在使われている生産施設及び半導体パッケージ組立て用生産施設を変えずにそのまま使用できるので、別途の施設投資を必要としない。また工数を減らして単純化させることができる。一例として、移植性導電パターンでソルダコートを外部連結端子として使用する場合、表面処理層がある面の反対面に予めソルダコートを形成しておけば、外部連結端子を形成する工程を省略できる。また、他の例として、モールドング工程で平板型のモールドに代えてチップごとにキャビティがある形態のモールドを使用すれば、後続工程でシンギュレーション工程を省略できる。最後の工程をやさしく具現できるので、半導体パッケージの組立てコストを下げることができる。すなわち、本発明によるQFNパッケージは、内部にリードフレームなどの切断し難い原資材を含んでいない。したがって、シンギュレーション工程で発生していた工程欠陥を減らすことができる。また、モールドング工程で従来のようにキャビティが多数個形成されたモールドを使用せず平板型モールドを使用しても構わないので、工程を容易にできる。

【0080】第二に、半導体パッケージの性能を改善できる。まず、本発明による放熱板用移植性導電パターンは、半導体チップと直結されながら外部に露出される形態であるため、半導体パッケージの熱的な特性を改善できる。次に、従来のように貫通ホール、回路パターンなどの中間連結端子を使用せずにボンドパッドから外部連結端子までの配線長さを短くできるため、半導体パッケージの電気的な特性を改善できる。また、半導体パッケージの内部に固形の基板やテープフィルム形態の基板あるいはリードフレームを含まないため、半導体パッケージの厚さを薄くでき、その結果、半導体パッケージの機械的な性能を改善できる。

【0081】第三に、半導体パッケージの信頼性を改善できる。詳細に説明すれば、半導体パッケージの内部で多数の層を形成することにより引き起こされた剥離問題

を防止でき、基板やリードフレームと半導体パッケージ内に含まれた他の層との熱膨張係数の差によって引き起こされた工程不良を減らすことができるので、半導体パッケージの信頼性を改善できる。また、半導体パッケージの工程が容易になり、かつ工程が短くなるので、半導体パッケージの信頼性を改善できる。

【0082】本発明は前述した実施例に限定されることなく、本発明が属する技術的思想内で当分野における通常の知識を有した者にとって多くの変形が可能なのは言うまでもない。

#### 【図面の簡単な説明】

【図1】従来の技術による固形の基板を使用するBGAパッケージの構造を説明するために示す断面図である。

【図2】従来の技術による固形の基板を使用するBGAパッケージの構造を説明するために示す部分切取した平面図である。

【図3】従来の技術による固形の基板を使用するBGAパッケージの構造を説明するために示す下面図である。

【図4】従来の技術によってテープフィルムに導電パターンが形成された基板を使用するBGAパッケージの構造を説明するために示す断面図である。

【図5】従来の技術によってテープフィルムに導電パターンが形成された基板を使用するBGAパッケージの構造を説明するために示す部分切取した平面図である。

【図6】従来の技術によってテープフィルムに導電パターンが形成された基板を使用するBGAパッケージの構造を説明するために示す下面図である。

【図7】従来の技術によるQFNパッケージの構造を説明するために示す断面図である。

【図8】従来の技術によるQFNパッケージの構造を説明するために示す部分切取した平面図である。

【図9】従来の技術によるQFNパッケージの構造を説明するために示す下面図である。

【図10】本発明による移植性導電パターンを含む半導体パッケージの概念的な構造及び製造方法を説明するために示す断面図である。

【図11】本発明による移植性導電パターンを含む半導体パッケージの概念的な構造及び製造方法を説明するために示す断面図である。

【図12】本発明に用いられる移植性導電パターンが形成されたテープフィルムの構造を説明するために示す平面図である。

【図13】本発明に用いられる移植性導電パターンが形成されたテープフィルムの構造を説明するために示す平面図である。

【図14】本発明に用いられる移植性導電パターンが形成されたテープフィルムの構造を説明するために示す断面図である。

【図15】本発明に用いられる移植性導電パターンが形成されたテープフィルムで移植性導電パターンの変形さ

れた形状を説明するために示す平面図である。

【図 1 6】本発明の実施例 1 による半導体パッケージの構造を説明するために示す断面図である。

【図 1 7】本発明の実施例 1 による半導体パッケージの構造を説明するために示す断面図である。

【図 1 8】本発明の実施例 1 による半導体パッケージの構造を説明するために示す断面図である。

【図 1 9】本発明の実施例 1 による半導体パッケージの構造を説明するために示す断面図である。

【図 2 0】本発明の実施例 1 による半導体パッケージの製造方法を説明するために示す工程手順図である。

【図 2 1】本発明の実施例 1 における放熱板用移植性導電パターンが連結されない形態の半導体パッケージを部分切取した平面図である。

【図 2 2】本発明の実施例 1 における放熱板用移植性導電パターンが一つに連結された形態の半導体パッケージを部分切取した平面図である。

【図 2 3】本発明の実施例 2 による半導体パッケージの構造を説明するために示す断面図である。

【図 2 4】本発明の実施例 2 による半導体パッケージの構造を説明するために示す断面図である。

【図 2 5】本発明の実施例 2 による半導体パッケージの構造を説明するために示す断面図である。

【図 2 6】本発明の実施例 2 による半導体パッケージの製造方法を説明するために示す工程手順図である。

【図 2 7】本発明の実施例 2 における放熱板用移植性導電パターンが連結されない場合の半導体パッケージを部分切取した平面図である。

【図 2 8】本発明の実施例 2 における放熱板用移植性導電パターンが一つに連結された場合の半導体パッケージを部分切取した平面図である。

【図 2 9】本発明の実施例 3 による半導体パッケージの構造を説明するために示す断面図である。

【図 3 0】本発明の実施例 3 による半導体パッケージの構造を説明するために示す断面図である。

【図 3 1】本発明の実施例 3 による半導体パッケージの構造を説明するために示す断面図である。

【図 3 2】本発明の実施例 3 による半導体パッケージの拡張された移植性導電パターンの形態を説明するために示す移植性導電パターンを含むテープフィルムの平面図である。

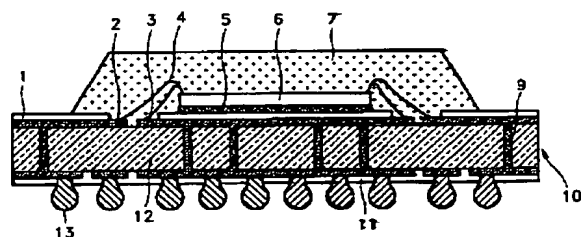
【図 3 3】本発明の実施例 3 による半導体パッケージの製造方法を説明するために示す工程手順図である。

【図 3 4】本発明の実施例 3 による半導体パッケージにおいて、半導体チップが導電パターンがあるテープフィルムに接着されることを示すための断面図である。

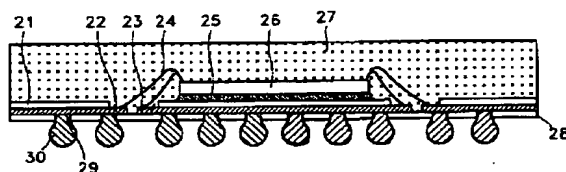
#### 【符号の説明】

- |        |                        |
|--------|------------------------|
| 1 0 0  | 半導体チップ                 |
| 1 0 2  | ダイ接着樹脂                 |
| 1 0 4  | 封合樹脂                   |
| 1 0 6  | 金線                     |
| 1 1 0  | テープフィルム                |
| 1 1 2  | 移植性導電パターン              |
| 1 1 3  | パワー端子同士に連結された移植性導電パターン |
| 1 1 4  | 放熱板用移植性導電パターン          |
| 1 1 4' | 変形された放熱板用移植性導電パターン     |
| 1 1 6  | 溶ダコート                  |
| 1 1 8  | 溶ダボール                  |
| 1 2 6  | チップが取り付けられる領域          |
| 1 3 0  | テープ本体                  |
| 1 3 2  | 接着層                    |
| 1 4 0  | 導電パターン本体               |
| 1 4 2  | 表面処理層                  |
| 3 0 8  | 溶ダバンプ                  |
| 3 1 2  | 拡張された移植性導電パターン         |

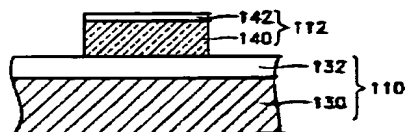
【図 1】



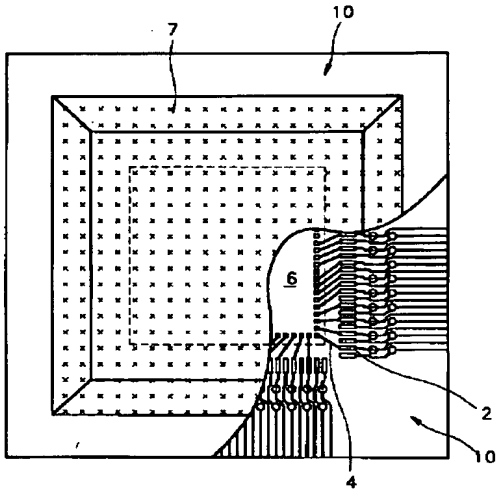
【図 4】



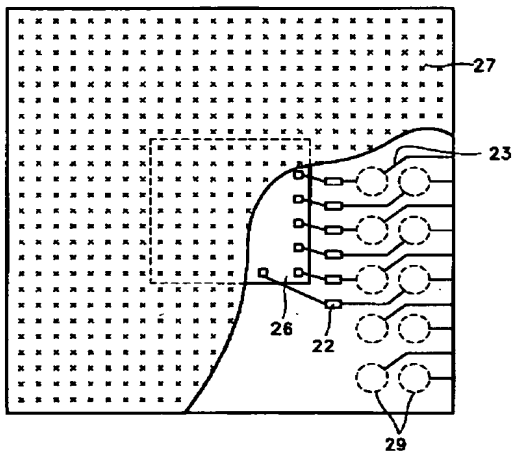
【図 1 4】



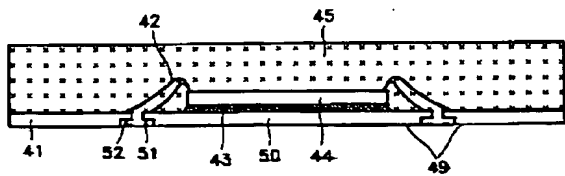
【图2】



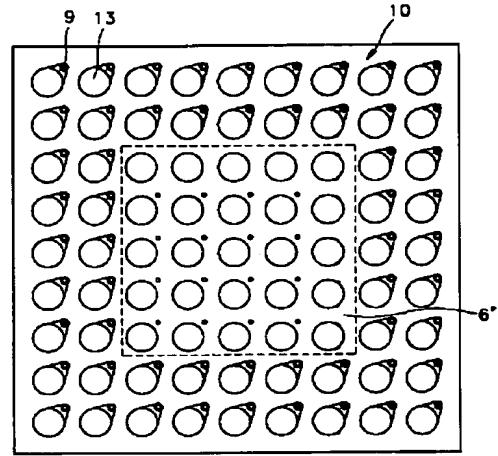
【图5】



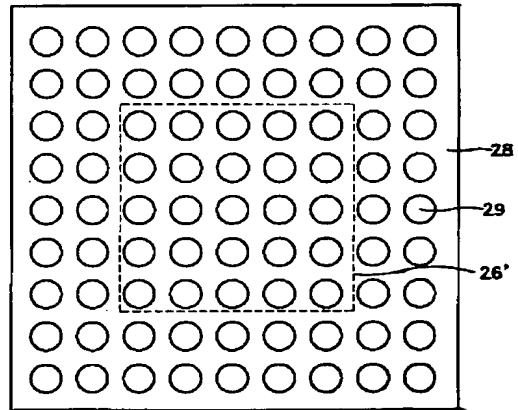
【图7】



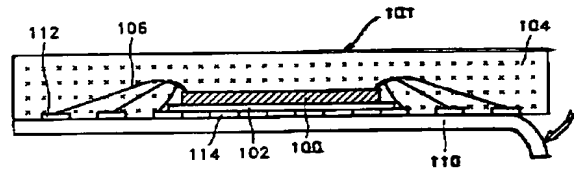
【图3】



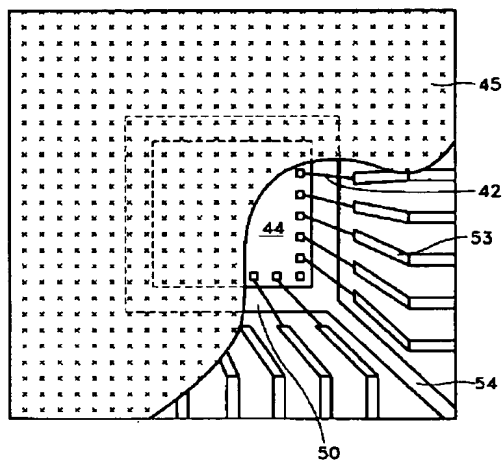
【图6】



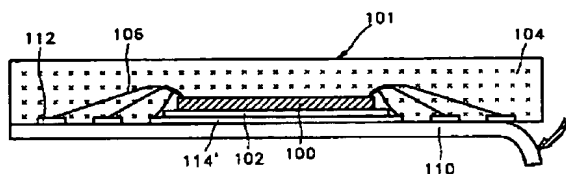
【图10】



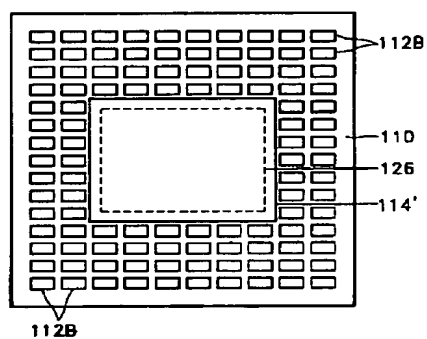
【图8】



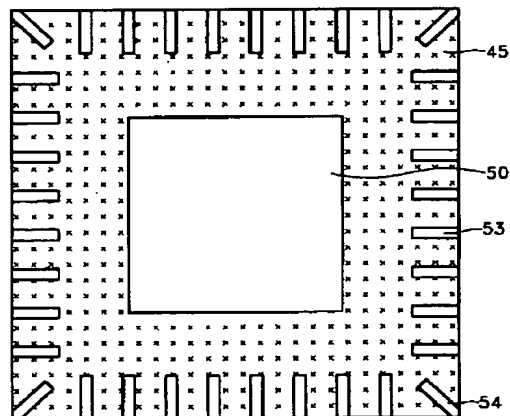
【图11】



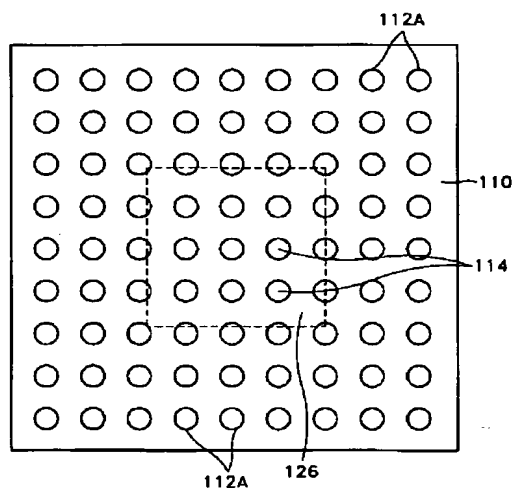
【图13】



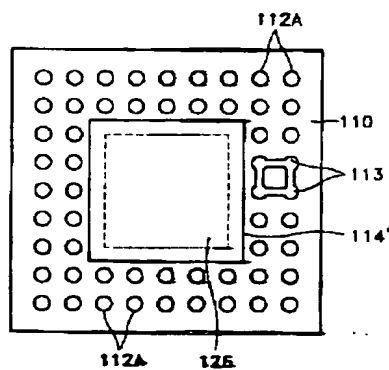
【图9】



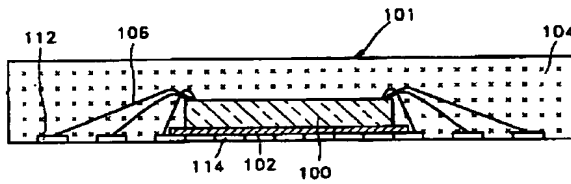
【图12】



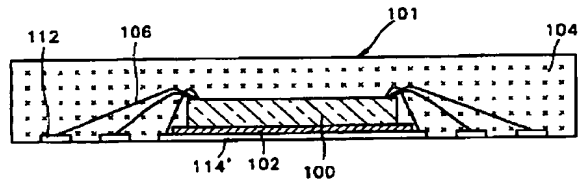
【图15】



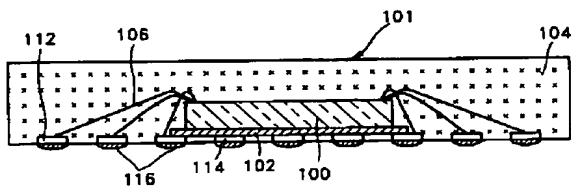
【図16】



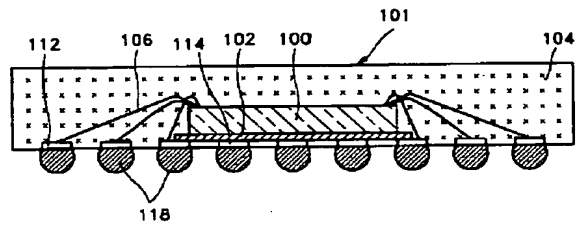
【図17】



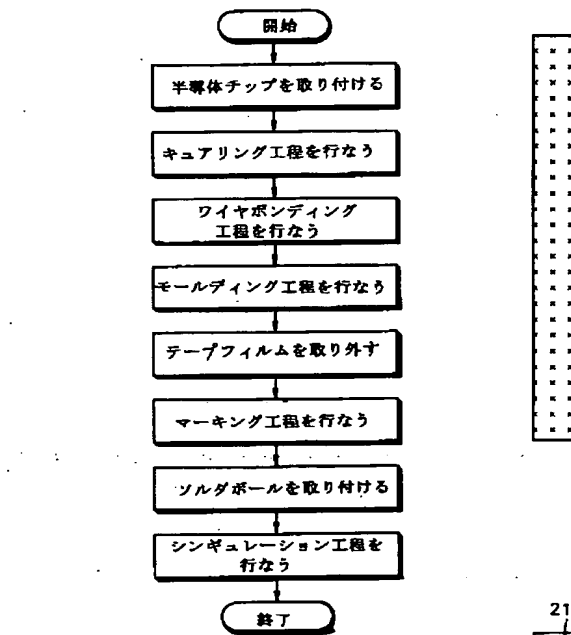
【図18】



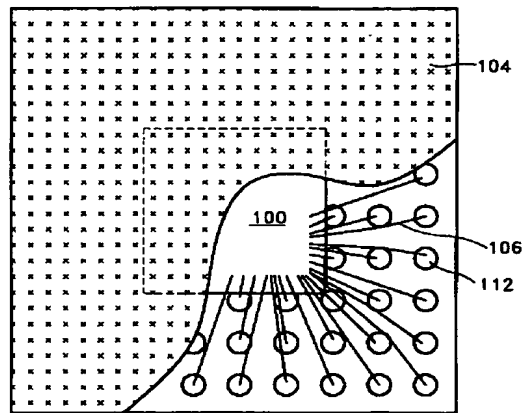
【図19】



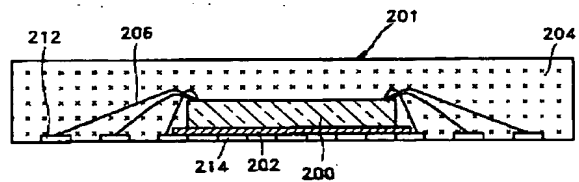
【図20】



【図21】



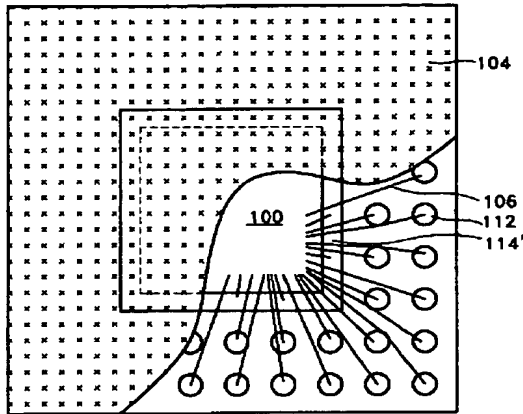
【図23】



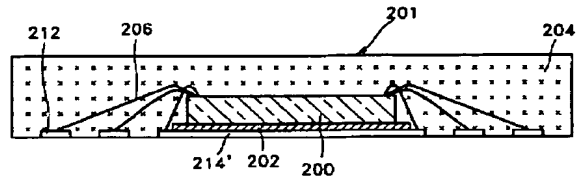
【図34】



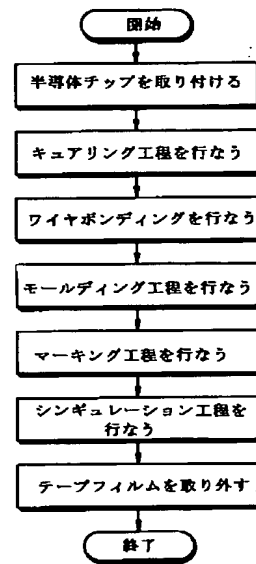
【図 2 2】



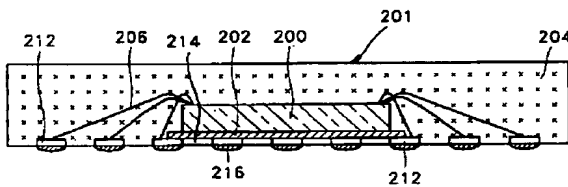
【図 2 4】



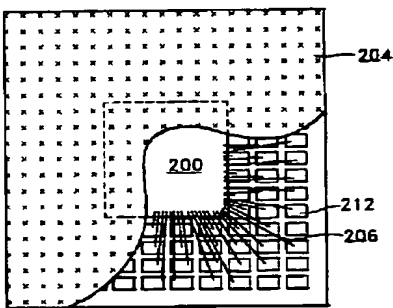
【図 2 6】



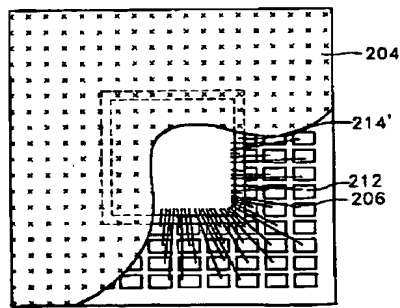
【図 2 5】



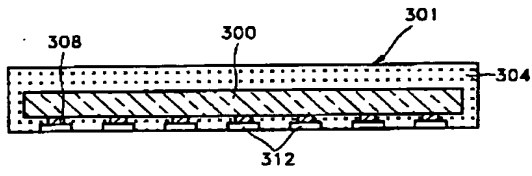
【図 2 7】



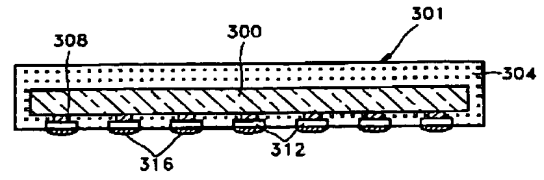
【図 2 8】



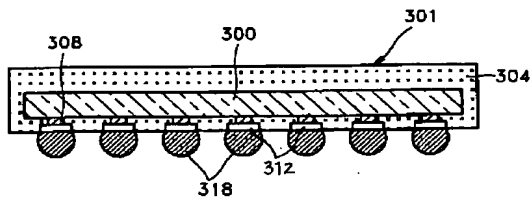
【図29】



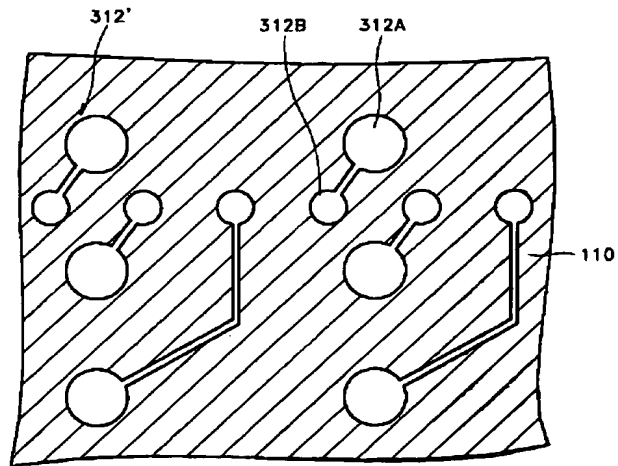
【図30】



【図31】



【図32】





【図33】

